

PAT-NO: JP411015009A

DOCUMENT-IDENTIFIER: JP 11015009 A

TITLE: MANUFACTURE OF DISPLAY DEVICE

PUBN-DATE: January 22, 1999

INVENTOR-INFORMATION:

NAME

MATSUSHITA, KATSUKI

INT-CL (IPC): G02F001/1343, C03C017/36 , G09F009/35

ABSTRACT:

PROBLEM TO BE SOLVED: To improve adhesion between a plated layer and a transparent electrode pattern and to provide a display device high in reliability by removing alignment layer soil on the transparent electrode pattern.

SOLUTION: A liquid crystal cell 13 is immersed in alkali series cleaning agent, and alignment layer pollutants are cleaned off ITO transparent electrode line 19 in a non-display area 21 of the liquid crystal cell 13. For alkali series cleaning agents, warmed water solution of sodium hydrate is used. The liquid crystal cell 13 is immersed in a liquid containing a catalyst like Pd, etc., to selectively add the catalyst only on the ITO transparent electrode

line 19. The liquid crystal 13 is immersed in non-electrolytic plating liquid,  
and Ni-Pd layer 22 is formed by the non-electrolytic plating on the catalyst-added part of ITO transparent electrode line 19 exposed in the non-display area 21. The adherence between Ni-Pd layer 22 and ITO is enhanced  
by heating by using an oven. An Au layer 23 is formed on Ni-Pd layer 22 by non-electrolytic plating.

COPYRIGHT: (C)1999,JPO

----- KWIC -----

Abstract Text - FPAR (2):

SOLUTION: A liquid crystal cell 13 is immersed in alkali series cleaning agent, and alignment layer pollutants are cleaned off ITO transparent electrode line 19 in a non-display area 21 of the liquid crystal cell 13. For alkali series cleaning agents, warmed water solution of sodium hydrate is used. The liquid crystal cell 13 is immersed in a liquid containing a catalyst like Pd, etc., to selectively add the catalyst only on the ITO transparent electrode line 19. The liquid crystal 13 is immersed in non-electrolytic plating liquid, and Ni-Pd layer 22 is formed by the non-electrolytic plating on the catalyst-added part of ITO transparent electrode line 19 exposed in the non-display area 21. The adherence between Ni-Pd layer 22 and ITO is enhanced by heating by using an oven. An Au layer 23 is formed on Ni-Pd layer 22 by non-electrolytic plating.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-15009

(43) 公開日 平成11年(1999) 1月22日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

G 0 2 F 1/1343

G 0 2 F 1/1343

C 0 3 C 17/36

C 0 3 C 17/36

G 0 9 F 9/35

3 0 2

G 0 9 F 9/35

3 0 2

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号 特願平9-163077

(22) 出願日 平成9年(1997) 6月19日

(71) 出願人 000002325

セイコーインスツルメンツ株式会社

千葉県千葉市美浜区中瀬1丁目8番地

(72) 発明者 松下 克樹

千葉県千葉市美浜区中瀬1丁目8番地 セ

イコー電子工業株式会社内

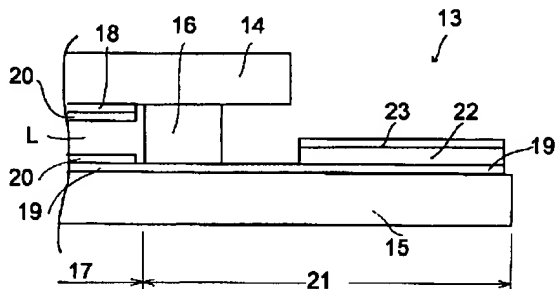
(74) 代理人 弁理士 林 敬之助

(54) 【発明の名称】 表示装置の製造方法

(57) 【要約】

【課題】 透明電極パターンとめっき層の密着性を向上させ、めっき層の膨れや剥がれを防止する。

【解決手段】 液晶セルを形成した後に、透明電極パターン上の配向汚れを除去する工程と、触媒を付与する工程と、透明電極パターン上に無電解めっきによりNiめっき層を設ける工程とNiめっき層上に無電解めっきにより上部めっき層を設ける工程により透明電極パターン上にめっき層を形成する。



## 【特許請求の範囲】

【請求項1】 液晶セルの透明電極パターン上に無電解めっき法を用いてめっき層を形成する表示装置の製造方法において、基板上に透明電極パターンを形成する工程と配向膜を形成し配向する工程を含んで液晶セルを形成する工程と、前記透明電極パターン上の配向汚れを除去する工程と、触媒を付与する工程と、前記透明電極パターン上に無電解めっきによりNiめっき層を設ける工程と、Niめっき層上に無電解めっきにより上部めっき層を設ける工程とを具備することを特徴とする表示装置の製造方法。

【請求項2】 前記透明電極パターン上の配向汚れを除去する工程は、アルカリ系洗浄材を使用して洗浄する工程であることを特徴とする請求項1に記載の表示装置の製造方法。

【請求項3】 前記透明電極パターン上の配向汚れを除去する工程は、プラズマを使用して洗浄する工程であることを特徴とする請求項1に記載の表示装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明はガラス基板や有機フィルム等の上に形成した透明電極層上に更に無電解めっきによりめっき層を被覆した表示装置の製造方法に関するものである。

## 【0002】

【従来の技術】近年、ガラス基板の上に駆動用半導体素子を搭載したCOG (Chip On Glass, チップ・オン・グラス) 方式の液晶表示モジュールが提案され、既に実用化されている。COG方式の液晶モジュールによれば、ITOを透明導電材として用いて、透明導電層を形成しているが、そのITO自体の抵抗値(シート抵抗:  $10 \sim 200 \Omega/\square$ ) が大きいために、駆動用半導体を駆動させるだけの十分な電流量を確保することができなかった。

【0003】そこで、ITO透明導電層の上にNi-P系もしくはNi-B系等のめっき膜及びそれらを組み合わせた膜の上にAu等の金属を蒸着法やスパッタ法もしくは無電解めっき法等により形成する構造が提案されている。(特開平3-64869号、特開昭63-255377号参照)。そして、上記成膜法のうち、選択的に成膜でき、かつ、成膜コストが低減できる無電解めっき法を採用する傾向がある。

【0004】また、COG方式の液晶モジュールにおいて、上記無電解めっきを行う場合には、(1) 2枚のガラス基板を貼り合わせる前の段階の各ガラス基板に対してめっきする方法、あるいは、(2) 2枚のガラス基板を貼り合わせた後の液晶セルにめっきする方法、があるが、生産効率や工程内不良損失を低減するために、後者(2)の方法を採用する傾向にある。

## 【0005】

【発明が解決しようとする課題】しかしながら、上記(2)の方法にしたがって無電解めっきをおこなった場合には、透明導電層と無電解めっきとの密着性が悪いという問題点がある。以下にこの問題点を図2によって説明する。同図は液晶表示パネル1の要部拡大断面図である。2は走査側ガラス基板、3は信号側ガラス基板であり、両ガラス基板2、3の間にシール部4を介して液晶材5を封入して表示領域6を形成している。また、両ガラス基板2、3の各内面には透明電極パターン7、8を形成し、透明電極パターン7、8上には配向膜9が形成され、透明電極パターン8を信号側ガラス基板3の非表示領域10に延在させ、この延在された透明電極パターン11上に無電解めっきにより金属層12を積層する。金属層12は例えばNi-P系層とAu層の積層構造である。

【0006】しかしながら、上記構成の液晶表示パネル1によれば、封入する液晶材を配向させるために、配向膜形成後ラビング処理を行うが、配向膜の転写、ラビング処理に使用するラビング布の汚れの転写等により、非表示領域の透明電極パターン上に汚染物が付着する。これによりその後無電解めっきを行っても、透明電極パターンと無電解めっき層の間に汚染物が介在するため、アニール処理を行っても透明電極パターンと無電解めっき層の間の密着強度が十分に得られず、特に汚染状態が著しい場合には、めっき層が透明電極パターンより剥離し、ふくれたり、脱落してピンホールになるという問題点があった。

したがって、本発明は上記事情に鑑みて完成されたものであり、めっき方法を改良することで、めっき層と透明電極パターンとの間の密着性を改善し、信頼性の高い表示装置を得ることを目的とする。

## 【0007】

【課題を解決するための手段】上記課題を解決するために、本発明は、液晶セルに無電解めっき法を用いて透明電極パターン上にめっき層を形成する表示装置の製造方法において、透明電極パターンが形成された一方の透明基板と他方の透明基板とをシール部材を介して貼り合わせ、液晶を注入し、液晶セルを形成する工程と、透明電極パターン上の配向汚れを除去する工程と、触媒を付与する工程と、透明電極パターン上に無電解めっきによりNiめっき層を設ける工程とNiめっき層上に無電解めっきにより上部めっき層を設ける工程とからなる構成とした。

【0008】また、上記透明電極パターン上の配向汚れを除去する工程において、アルカリ系洗浄材を使用して洗浄することとした。また、上記透明電極パターン上の配向汚れを除去する工程において、プラズマクリーニングを使用して洗浄することとした。また、上記透明電極パターン上の配向汚れを除去する工程において、機械的研磨

により汚れを除去することとした。

【0009】

【発明の実施の形態】以下に、本発明の実施例を図面に基づいて説明する。

（実施例1）図1はCOG方式の液晶表示パネルの駆動用半導体素子を搭載する前の構成を示し、これを液晶セルと称する。図1はこの液晶セル13の要部拡大断面図である。

【0010】図1の液晶セル13によれば、一方の透明基板であるガラス基板14と他方の透明基板であるガラス基板15とをシール部16で貼り合わせた構造であり、そのシール部16によって囲まれた内部領域に液晶材17が封入され、表示領域17をなす。各ガラス基板14、15のそれぞれの内面（対向面）に透明電極パターンとしてITO透明電極18、19（膜厚：500～3000Å、シート抵抗20Ω/□）が形成されている。これらITO透明電極18、19は相互に直交するように配列され、その上に配向膜20を形成し、更にこの表面をラビング処理して液晶分子の向きを所定の方向に設定する。

【0011】また、ガラス基板15の非表示領域21のITO透明電極19上にはNiめっき層としてのNi-P層22（膜厚：0.5～1.0μm）と、上部めっき層としてのAu層23（膜厚：0.2～1.5μm）とが順次積層されている。次に液晶セル13を作製する工程を詳述する。まず、ガラス基板14、15の一主面上にスパッタリングもしくは蒸着によりITO膜（厚み500～3000Å）を形成し、フォトリソングにより正方形もしくは矩形の表示領域17に複数のITO透明電極パターン18、19をライン状に配列する。また、このITO透明電極19はガラス基板15の非表示領域にまで延在している。

【0012】次に、ガラス基板14、15の各表示領域17の透明電極パターン18、19上に配向膜20を塗布形成し、加熱固化する。次に、この配向膜20の表面をラビング処理する。次に、各ガラス基板14、15を各ITO透明電極ライン18、19が交差するように、かつ対向するように配置し、次いで表示領域17の周囲をシール部16を介して貼り合わせて空セルを形成する。

【0013】次に、この空セルにおいて、表示領域17内に液晶材17を注入して液晶セルを形成する。次に、液晶セルの非表示領域21のITO透明電極パターン19上の配向汚れを除去するため、液晶セルをアルカリ系の洗浄材に浸漬した。ここで、アルカリ系の洗浄材としては、水酸化ナトリウム10wt%の水溶液を70℃に加熱した液を使用した。また、洗浄時には、適宜、揺動を付加したり、超音波を併用することで、洗浄効果が高まり、さらに配向汚れを除去することができる。

【0014】次に液晶セルをPd等の触媒を含有した液

に浸漬し、ガラスとITOとの親和性の差により、ITO透明電極ライン19上のみ選択的に触媒を付与する。次に、この液晶セルをNiを含んだ無電解めっき液に浸漬すると、触媒が付与された部分のみに無電解Ni-Pめっき層21が形成される。このように、液晶セルにおけるガラス基板14、15上の非表示領域21にて露出された各ITO透明電極ライン19上に無電解めっきによるNi-P層22が形成される次に、オーブンをを用いて、80～200℃の温度で約1時間加熱することによって、Ni-P層とITOとの密着性を高める。なお、この加熱処理は後工程において、Au層を設けた後に行ってもよい。ここで、あらかじめ、ITO透明電極ライン上の配向汚れが除去されているため、Ni-P層とITO透明電極ラインの間に介在物がなくなり、加熱処理による、密着性向上効果が高まった。

【0015】次にNi-P層22上に無電解めっきによりAu層23を設ける。ただし、Au層23が置換Auめっき層と厚付けAuめっき層とを順次積層した構成である場合には、置換Auめっき層は、その下地にあるNi-P層22との置換反応によりAuが析出することで形成されるものであって、通常、膜厚0.1μm以下である。また、厚付けAuめっき層は自己触媒型であって、置換Auめっき層上に自己触媒作用によりAuが析出することで形成されるものであり、これによってその膜厚を大きくすることができるとともに、配線抵抗を小さくできる。

【0016】この様にして得られた液晶表示装置は、ITO透明電極層とめっき層の密着強度不足によるふくれやピンホールは全く見られず、配向汚れを除去しない液晶表示装置と比較して、密着性が著しく向上した。なお、本発明は上記実施例に限定されるものではなく、本発明の要旨を逸脱しない範囲内で種々の変更、改良は何ら差し支えない。

【0017】例えば、Ni-P層22にかえてNi-B層、Ni-Co-P層、Ni-Cu-P層、Ni-Cr-P層、Ni-Fe-P層、Ni-Co-Cr-P層等を形成してもよい。またAu層23に代えてAg、Pd、Pt、Ph、Puから選択される層を設けてもよい。

（実施例2）前述した実施例1と同様の工程で液晶セルを形成し、ITO透明電極パターン上の配向汚れをプラズマを使用して除去した。プラズマ洗浄はHe-O2プラズマで10W、1分間の条件で行った。その後、ITO透明電極ライン18上に無電解Ni-P層22及び、更にその上に無電解Auめっき層23を形成した。プラズマ洗浄は、上記のHe-O2プラズマに限るものではなく、アルゴンプラズマ等を使用しても同様の除去効果が得られる。

【0018】この様にして得られた液晶表示装置においても、ITO透明電極層とめっき層の密着強度不足によ

